

IFT6221

Lab 3 (H2000)

1 Objectifs

Se familiariser avec la synthèse FPGA

2 Tutorial

Suivre le tutorial qui se trouve sous le help ou encore dans le fichier:
`/CMC/tools/fpga_compiler2/getstart.pdf`

3 Synthèse d'un circuit de calcul de pgcd (mardi 22 février)

Suivre les mêmes pas que le tutorial pour générer un circuit qui calcule le pgcd de 2 nombres sur 8 bits. Optimiser votre circuit et donner ses caractéristiques finales. L'algorithme est le suivant:

Figure 1

Algorithme PGCD

```
begin
while N1 ≠ N2 loop
if N1 > N2 then N1 := N1 - N2;
else N2 := N2 - N1; end loop
return N1
end
```

4 Synthèse d'une FSM (mardi 7 mars)

Synthétiser une FSM équivalente à celle du cours pour contrôle de feux rouges, mais où on compte le délai long. Le délai court est supposé être égal à un cycle d'horloge. Le délai long est supposé être égal à 8 cycles d'horloges.